

35.C13212



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:	)	
KATSUHISA OGAWA ET AL.	)	Examiner: } Not Yet Known
Appln. No.: 09/210,545	)	Group Art Unit: 2712
Filed: December 14, 1998	)	
For: IMAGE PICKUP ELEMENT	)	August 9, 1999

*Amc*  
*8/13/99*  
*#4*

RECEIVED  
AUG 12 1999  
TC 2700 MAIL ROOM

The Assistant Commissioner for Patents  
Washington, D.C. 20231

CLAIM TO PRIORITY

Sir:


Applicants hereby claim priority under the International Convention and all rights to which they are entitled under 35 U.S.C. § 119 based upon the following Japanese Priority Application:

9-361096 filed on December 26, 1997

A certified copy of the priority document is enclosed.

Applicants' undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

  
Attorney for Applicants  
Registration No. 38,586

FITZPATRICK, CELLA, HARPER & SCINTO  
30 Rockefeller Plaza  
New York, New York 10112-3801  
Facsimile: (212) 218-2200

CF013212 US/W  
09/210,548



日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
this Office.

願年月日  
Date of Application: 1997年12月26日

願番号  
Application Number: 平成 9年特許願第361096号

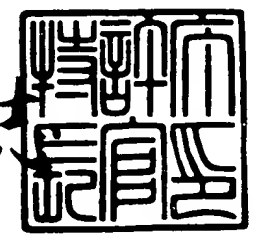
願人  
Applicant(s): キヤノン株式会社

RECEIVED  
AUG 12 1999  
TC 2700 MAIL ROOM

1999年 1月18日

特許庁長官  
Commissioner,  
Patent Office

山佐 建志



CERTIFIED COPY OF  
PRIORITY DOCUMENT 出証番号 出証特平10-3107083

【書類名】 特許願

【整理番号】 3647023

【提出日】 平成 9年12月26日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 9/07

【発明の名称】 単板カラー撮像装置

【請求項の数】 11

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 小川 勝久

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 桜井 克仁

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 上野 勇武

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 小泉 徹

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 光地 哲伸

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会

社内  
【氏名】 樋山 拓己  
【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内  
【氏名】 須川 成利  
【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内  
【氏名】 新井 秀雪  
【特許出願人】  
【識別番号】 000001007  
【氏名又は名称】 キヤノン株式会社  
【代表者】 御手洗 富士夫  
【代理人】  
【識別番号】 100065385  
【弁理士】  
【氏名又は名称】 山下 穰平  
【電話番号】 03-3431-1831  
【手数料の表示】  
【予納台帳番号】 010700  
【納付金額】 21,000円  
【提出物件の目録】  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1  
【包括委任状番号】 9703871  
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 単板カラー撮像装置

【特許請求の範囲】

【請求項1】 色フィルタアレイと複数の光検出素子とを備える撮像素子を備え、前記色フィルタアレイを介して前記複数の光検出素子に入射した入射光よりカラー画像信号を生成する単板カラー撮像装置において、

前記複数の光検出素子の少なくとも2つより成る任意の基本ブロックを垂直方向で選択する垂直方向選択手段と、

前記任意の基本ブロックを水平方向で選択する水平方向選択手段と、

前記垂直方向選択手段と前記水平方向選択手段とにより選択された前記任意の基本ブロック内の前記光検出素子の出力を前記撮像素子より出力する組み合わせ手段と、

を備えることを特徴とする単板カラー撮像装置。

【請求項2】 請求項1に記載の単板カラー撮像装置において、前記基本ブロックの領域は、前記色フィルタアレイの繰り返しパターンの基本パターンの領域に等しいことを特徴とする単板カラー撮像装置。

【請求項3】 請求項1に記載の単板カラー撮像装置において、前記基本ブロックの領域は、前記色フィルタアレイの繰り返しパターンの基本パターンを等分割した領域に等しいことを特徴とする単板カラー撮像装置。

【請求項4】 請求項1乃至3のいずれか1項に記載の単板カラー撮像装置において、前記組み合わせ手段は、前記光検出素子に備えられた論理積手段と、前記光検出素子の出力を水平方向の前記基本ブロックを単位として択一的に選択する選択手段とを備えることを特徴とする単板カラー撮像装置。

【請求項5】 請求項1乃至3のいずれか1項に記載の単板カラー撮像装置において、

垂直方向選択手段は選択した前記基本ブロック内の前記光検出素子を行単位で時間差をもって選択し、

前記組み合わせ手段は、時間差をもって前記垂直方向選択手段により選択された前記光検出素子の出力を記憶し、前記水平方向選択手段により選択された前記

基本ブロックの記憶内容を入力する記憶手段であることを特徴とする単板カラー撮像装置。

【請求項6】 請求項1乃至5のいずれか1項に記載の単板カラー撮像装置において、前記色フィルタアレイは、可視光範囲において赤色光のみ透過するフィルタと、前記可視光範囲において緑色光のみ透過するフィルタと、前記可視光範囲において青色光のみ透過するフィルタより成ることを特徴とする単板カラー撮像装置。

【請求項7】 請求項1乃至5のいずれか1項に記載の単板カラー撮像装置において、前記色フィルタアレイは、可視光範囲において赤色光のみ遮断するフィルタと、前記可視光範囲において緑色光のみ遮断するフィルタと、前記可視光範囲において青色光のみ遮断するフィルタと、可視光範囲において緑色光のみ透過するフィルタより成ることを特徴とする単板カラー撮像装置。

【請求項8】 請求項1乃至7のいずれか1項に記載の単板カラー撮像装置において、更に、

前記撮像素子の出力を前記基本ブロックを単位として、複数単位記憶するブロック記憶手段と、

前記ブロック記憶手段の出力をもとに補間画素を算出する補間手段と、

を備えることを特徴とする単板カラー撮像装置。

【請求項9】 請求項8に記載の単板カラー撮像装置において、前記ブロック記憶手段と前記補間手段とは前記撮像素子と同一の半導体チップに形成されていることを特徴とする単板カラー撮像装置。

【請求項10】 請求項8に記載の単板カラー撮像装置において、更に、少なくとも色ゲイン調整、低域濾過、エッジ強調のいずれかを行う信号処理手段と備えることを特徴とする単板カラー撮像装置。

【請求項11】 請求項10に記載の単板カラー撮像装置において、前記ブロック記憶手段、前記補間手段、及び前記信号処理手段は前記撮像素子と同一の半導体チップに形成されていることを特徴とする単板カラー撮像装置。

【発明の詳細な説明】

【0001】

## 【産業上の利用分野】

本発明は、単板カラー撮像装置に関し、特に、任意の画像領域の補間処理を内部で行う単板カラー撮像装置に関する。

## 【0002】

## 【従来の技術】

単板カラー撮像装置においては、単一の撮像素子よりカラー画像を得るために、入射光は色フィルタアレイを介して撮像素子に入射される。色フィルタアレイには、原色フィルタアレイと、補色フィルタアレイとに大分類される。原色フィルタアレイには、可視光範囲において赤色光のみを透過するRフィルタ、可視光範囲において緑色光のみを透過するGフィルタ、可視光範囲において青色光のみを透過するBフィルタの3色のフィルタが例えば格子状に配列される。補色フィルタには、可視光範囲のうち赤色光のみを遮断するシアン（以下、「Cy」という）フィルタ、可視光範囲のうち緑色光のみを遮断するマゼンダ（以下、「Mg」という）フィルタ、可視光線のうち青色光のみを遮断するイエロ（以下、「Ye」という）フィルタが例えば格子状に配列される。上記の色フィルタの配列パターンは様々であるが、原色フィルタアレイの一例をとると、図10に示すようなものになる。これはベイヤー配列と称される。

## 【0003】

ベイヤー配列を例にとって説明すると、2行×2列の色フィルタの配列パターンの基本単位の中で、赤色の信号を撮像素子の検出単位である光電変換素子から直接得られるのは左上の1画素だけであり、緑色の信号を得られるのは右上と左下の2画素だけであり、青色の信号を得られるのは右下の1画素だけである。従って、各々の色において、全画素の信号を得るためには、補間処理が必要になる。補間処理においては、補間しようとする位置の画素の値を、周辺の画素の値を基にして信号処理或いは演算することにより求める。

## 【0004】

図11は、図10のベイヤー配列に対応した補間の一例を説明するための図である。図11において、○で囲んだ記号は光電変換素子から得られた原画素を表す。△で囲んだ記号は補間により得られた補間画素を表す。矢印は、補間画素を



どの原画素から得るかを示す。

【0005】

図12は、従来例による単板カラー撮像装置のブロック図である。図において、901はCCD撮像素子、902はA/Dコンバータ(ADC)、903はメモリ、904は補間回路、905は信号処理回路、906はD/Aコンバータ(DAC)である。メモリ903の容量は最低でも(2行+2画素)×ADCのビット数だけ必要である。また、メモリ903は、例えば、出力端子を中間点にも持つFIFOにより構成される。

【0006】

CCD撮像素子901においては、各光電変換素子で得られた光検出信号は、垂直方向にCCDにより転送された後で、水平方向にCCDにより転送される。すなわち、ある行の全ての光検出信号が、垂直方向に走るCCDにより転送されることにより水平方向に走るCCDに到着すると、その全ての光検出信号が水平方向に走るCCDにより水平方向に順次転送され出力端子より出力される。これが全行について順次行われる。従って、図12のCCD撮像素子901上に図示するように走査線の順に従って光検出信号(原画素)がCCD撮像素子901から出力される。

【0007】

CCD撮像素子901から出力される原画素は、ADC902でA/D変換された後、メモリ903に記憶される。メモリ903から出力される1行目、2行目、3行目のそれぞれにおいて複数ある原画素は、補間回路904に入力され、補間回路904はこれらの原画素をもとに図11に示す補間処理を行い、補間画素により補間されたRGB信号を出力する。信号処理回路905はこのRGB信号に色ゲイン調整、エッジ強調などの信号処理を加える。DAC906は、信号処理後のRGB信号をD/A変換してアナログのRGB信号を出力する。

【0008】

【発明が解決しようとする課題】

以上説明した従来例による単板カラー撮像装置では、CCD撮像装置901から走査線の順に出力される原画素を基に補間画素を得なければならないので、補

間回路904、信号処理回路905に加えて、ADC902、メモリ903、DAC906を必要とされる。従って、回路規模が増大する。

【0009】

本発明は、A/D変換器、複数ライン分のメモリ、D/A変換器無しで、補間画素の得ることができる単板カラー撮像装置を提供することを目的とする。また、本発明は任意の基本ブロックのカラー画像信号を出力することができる単板カラー撮像装置を提供することを目的とする。

【0010】

【課題を解決するための手段】

本発明による単板カラー撮像装置は、色フィルタアレイと複数の光検出素子とを備える撮像素子を備え、前記色フィルタアレイを介して前記複数の光検出素子に入射した入射光よりカラー画像信号を生成する単板カラー撮像装置において、前記複数の光検出素子の少なくとも2つより任意の基本ブロックを垂直方向で選択する垂直方向選択手段と、前記任意の基本ブロックを水平方向で選択する水平方向選択手段と、前記垂直方向選択手段と前記水平方向選択手段とにより選択された前記任意の基本ブロック内の光検出素子の出力を前記撮像素子より出力する組み合わせ手段と、を備えることを特徴とする。

【0011】

また、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記基本ブロックの領域は、前記色フィルタアレイの繰り返しパターンの基本パターンの領域に等しいことを特徴とする。

【0012】

更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記基本ブロックの領域は、前記色フィルタアレイの繰り返しパターンの基本パターンを等分割した領域に等しいことを特徴とする。

【0013】

更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記組み合わせ手段は、前記光検出素子に備えられた論理積手段と、前記光検出素子の出力を水平方向の前記基本ブロックを単位として択一的に選択する選

択手段であることを特徴とする。

【0014】

更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、垂直方向選択手段は選択した前記基本ブロック内の前記光検出素子を行単位で時間差をもって選択し、前記組み合わせ手段は、時間差をもって前記垂直方向選択手段により選択された前記光検出素子の出力を記憶し、前記水平方向選択手段により選択された前記基本ブロックの記憶内容を出力する記憶手段とを備えることを特徴とする。

【0015】

更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記色フィルタアレイは、可視光範囲において赤色光のみ透過するフィルタと、前記可視光範囲において緑色光のみ透過するフィルタと、前記可視光範囲において青色光のみ透過するフィルタより成ることを特徴とする。

【0016】

更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記色フィルタアレイは、可視光範囲において赤色光のみ遮断するフィルタと、前記可視光範囲において緑色光のみ遮断するフィルタと、前記可視光範囲において青色光のみ遮断するフィルタと、可視光範囲において緑色光のみ透過するフィルタより成ることを特徴とする。

【0017】

更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、更に、前記撮像素子の出力を前記基本ブロックを単位として、複数単位記憶するブロック記憶手段と、前記ブロック記憶手段の出力をもとに補間画素を算出する補間手段と、を備えることを特徴とする。

【0018】

更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記ブロック記憶手段と前記補間手段とは前記撮像素子と同一の半導体チップに形成されていることを特徴とする。

【0019】

更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、更に、少なくとも色ゲイン調整、低域濾過、エッジ強調のいずれかを行う信号処理手段と備えることを特徴とする。

【0020】

更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記ブロック記憶手段、前記補間手段、及び前記信号処理手段は前記撮像素子と同一の半導体チップに形成されていることを特徴とする。

【0021】

【発明の実施の形態】

以下に説明する実施形態では、撮像素子として、例えば、いわゆるCMOS撮像素子などの任意の場所の画素をランダムに読み出すことができるものを使用するとする。

【0022】

〔実施形態1〕

図1は、実施形態1における撮像装置の構成を示すブロック図である。図において、101は撮像素子、102はブロックメモリ、103は補間回路、104は信号処理回路である。

【0023】

撮像素子101からは、ベイヤー配列の2行×2列の基本（最小）ブロックを単位として、原画素が読み出される。ブロックメモリ102は読み出された原画素を複数の基本ブロック分だけ記憶する。本実施形態では、ブロックメモリ102は、水平方向に3個の基本ブロック、垂直方向に3個の基本ブロックにわたる9個の基本ブロックを記憶する。補間回路103は、ブロックメモリ102に記憶されている原画素をもとに図11に示す補間処理を行い、補間後のRGB信号を出力する。信号処理回路104は、補間後のRGB信号に色ゲイン調整、低域濾過、エッジ強調などの処理を施し、処理後のRGB信号を出力する。なお、撮像素子101から信号処理回路104出力までの信号はアナログ信号である。

【0024】

ブロックメモリ102、補間回路103、信号処理回路104は、撮像素子1

01と同一のチップ上に形成する。例えば、撮像素子101がCMOS撮像素子である場合には、1チップ上に同一のCMOSプロセスで撮像素子101、ブロックメモリ102、補間回路103、信号処理回路104を形成する。

【0025】

図2は、ブロックメモリ102に記憶される原画素の配列を示す図である。図において、A、B、C、D、E、F、G、H、I、J、K、L、M、N、P、Qは基本ブロックを表す。ブロックメモリ102には、図2(b)に示すように、同時には3×3の基本ブロックが記憶される。

【0026】

図3は、補間回路103の補間処理を説明するための図である。補間回路103は、図3の矢印の先端位置に示す補間画素を、図2(b)に示すブロックメモリ102に記憶されている原画素をもとに、以下の式に従って生成する。ここでは、基本ブロックFを例としている。

【0027】

$$R_{F2} = (R_{F1} + R_{G1}) / 2$$

$$R_{F3} = (R_{F1} + R_{J1}) / 2$$

$$R_{F4} = (R_{F1} + R_{K1}) / 2$$

$$G_{F1} = (G_{E2} + G_{F2}) / 2$$

$$G_{F4} = (G_{F3} + G_{G3}) / 2$$

$$B_{F1} = (B_{A4} + B_{F4}) / 2$$

$$B_{F2} = (B_{B4} + B_{F4}) / 2$$

$$B_{F3} = (B_{E4} + B_{F4}) / 2$$

基本ブロックFの補間処理が終了したならば、撮像素子101から、基本ブロックD、H、Lが読み出され、ブロックメモリ102に書き込まれる。基本ブロックA、E、Iは、ブロックメモリ102から消去される。補間回路103は、基本ブロックB、C、D、F、G、H、J、K、Lの原画素をもとに、基本ブロックGの補間画素を上記と同様に生成する。

【0028】

上記のブロック読み出しと補間処理を繰り返し、補間回路103は、例えば、

基本ブロックF、G、H、・・・、J、K、L、・・・、N、P、Q、・・・の順で補間後のRGB信号を出力する。但し、基本ブロックの出力順序はこれに限られるものではなく、例えば、信号処理回路の後段で $8 \times 8$ 画素の離散コサイン変換などのブロック処理を行うとすれば、 $8 \times 8$ 画素のデータが連続して出力されるように基本ブロックF、G、J、K、・・・のように読み出すこともできる。また、基本ブロックサイズをブロック処理のサイズと合わせることもできる。

【0029】

〔実施形態2〕

実施形態2における撮像装置の構成は、図1に示す実施形態1のものと同一である。本実施形態では、色フィルタアレイは補色フィルタアレイである。実施形態2における撮像装置の構成は、図1に示す実施形態1のものと同一であるので重複する説明は省略する。

【0030】

図4は、本実施形態における補色フィルタアレイの基本パターンを表す図である。図において、基本パターンのサイズは4行 $\times$ 2列である。

【0031】

本実施形態におけるブロック読み出しの基本ブロックのサイズは、実施形態1と同一の $2 \times 2$ 画素であり、色フィルタアレイの基本パターンとブロック読み出しの基本ブロックとは異なる。

【0032】

図5は、ブロックメモリ102に記憶される原画素の配列を示す図である。図において、A、B、C、D、E、F、G、H、I、J、K、L、M、N、P、Qは基本ブロックを表す。ブロックメモリ102には、図5（b）または図5（c）に示すように、同時には $3 \times 3$ の基本ブロックが記憶される。

【0033】

図6、7は、補間回路103の補間処理を説明するための図である。図6は図4に示す基本パターンの上部201を基本ブロックとしたときの補間処理を表し、図7は図4に示す基本パターンの下部202を基本ブロックとしたときの補間処理を表す。図5において、基本ブロックA、B、C、D、I、J、K、Lは上

部201であり、基本ブロックE、F、G、H、M、N、P、Qは下部202である。

【0034】

補間回路103は、上部201の基本ブロックにつき、図6の矢印の先端位置にある補間画素を、図5(b)に示すブロックメモリ102に記憶されている原画素をもとに、以下の式に従って生成する。ここでは、基本ブロックJを例としている。

【0035】

$$C_{yJ2} = (C_{yJ1} + C_{yK1}) / 2$$

$$C_{yJ3} = (C_{yJ1} + C_{yN1}) / 2$$

$$C_{yJ4} = (C_{yJ1} + C_{yP1}) / 2$$

$$Y_{eJ1} = (Y_{eI2} + Y_{eJ2}) / 2$$

$$Y_{eJ3} = (Y_{eJ2} + Y_{eM2}) / 2$$

$$Y_{eJ4} = (Y_{eJ2} + Y_{eN2}) / 2$$

$$M_{gJ3} = (M_{gI4} + M_{gJ4}) / 2$$

$$M_{gJ1} = (M_{gF3} + M_{gJ3}) / 2$$

$$M_{gJ2} = (M_{gG3} + M_{gJ3}) / 2$$

$$G_{J4} = (G_{J3} + G_{K3}) / 2$$

$$G_{J1} = (G_{E4} + G_{J4}) / 2$$

$$G_{J2} = (G_{F4} + G_{J4}) / 2$$

また、補間回路103は、下部202の基本ブロックにつき、図7の矢印の先端位置にある補間画素を、図5(c)に示すブロックメモリ102に記憶されている原画素をもとに、以下の式に従って生成する。ここでは、基本ブロックFを例としている。

【0036】

$$C_{yF2} = (C_{yF1} + C_{yG1}) / 2$$

$$C_{yF3} = (C_{yF1} + C_{yI1}) / 2$$

$$C_{yF4} = (C_{yF1} + C_{yK1}) / 2$$

$$Y_{eF1} = (Y_{eE2} + Y_{eF2}) / 2$$

$$Y e_{F3} = (Y e_{F2} + Y e_{I2}) / 2$$

$$Y e_{F4} = (Y e_{F2} + Y e_{J2}) / 2$$

$$M g_{F4} = (M g_{F3} + M g_{G3}) / 2$$

$$M g_{F1} = (M g_{A4} + M g_{F4}) / 2$$

$$M g_{F2} = (M g_{B4} + M g_{F4}) / 2$$

$$G_{F3} = (G_{E4} + G_{F4}) / 2$$

$$G_{F1} = (G_{B3} + G_{F3}) / 2$$

$$G_{F2} = (G_{C3} + G_{F3}) / 2$$

補間回路103は、上記の2種類の補間処理を基本ブロックの種類に応じて切り替えて行う。原画素の撮像素子101からの読み出しとブロックメモリへの書き込みは実施形態1と同様に行う。

#### 【0037】

上記のブロック読み出しと補間処理を繰り返し、補間回路103は、例えば、基本ブロックF、G、H、・・・、J、K、L、・・・、N、P、Q、・・・の順で補間後のC y M g Y e G信号を出力する。但し、基本ブロックの出力順序はこれに限られるものではなく、例えば、信号処理回路の後段で8×8画素の離散コサイン変換を行うとすれば、8×8画素のデータが連続して出力されるように基本ブロックF、G、J、K、・・・のように読み出すこともできる。

#### 【0038】

##### 〔実施形態3〕

次に、撮像素子101の構成について説明する。図8は実施形態3における撮像素子101の構成を示すブロック図である。

#### 【0039】

図8において、301はフォトダイオードなどの光検出素子、302は垂直方向（行方向）読み出しブロック選択回路、303は水平方向（列方向）読み出しブロック選択回路、304はトランスファースイッチ、305は垂直方向ブロック選択線、306は水平方向ブロック選択線、307は出力線である。なお、出力線は出力端子へと導かれる。

#### 【0040】



垂直方向読み出しブロック選択回路302は、垂直方向の基本ブロック数だけある垂直方向ブロック選択線305のうち選択ブロックの属するものだけをアクティブにする。同様に、水平方向読み出しブロック選択回路303は、水平方向の基本ブロック数だけある水平方向ブロック選択線306のうち選択ブロックの属するものだけをアクティブにする。光検出素子301は、垂直方向ブロック選択線305及び水平方向ブロック選択線306がともにアクティブになったときにのみ検出信号を出力する。従って、水平方向の基本ブロック数だけあるトランスファースイッチ304の各々は、その属する列のいずれかの基本ブロック301が検出信号を出力するときに、検出信号を入力する。トランスファースイッチ304の出力は結合されて出力端子に導かれるが、水平方向ブロック選択線306により択一的に出力が選択されるので、垂直方向ブロック選択線305及び水平方向ブロック選択線306で選択されている基本ブロックの検出信号だけが出力端子より出力される。

## 【0041】

垂直方向読み出しブロック選択回路302及び水平方向読み出しブロック選択回路303を連動させることにより、任意の基本ブロックの検出信号を出力端子から出力することができる。

## 【0042】

## 〔実施形態4〕

図9は実施形態4における撮像素子101の構成を示すブロック図である。

## 【0043】

図9において、401はフォトダイオードなどの光検出素子、302は垂直方向（行方向）読み出しブロック選択回路、303は水平方向（列方向）読み出しブロック選択回路、402は2ラインメモリ、403は垂直方向光検出素子選択線、306は水平方向ブロック選択線、307は出力線である。なお、出力線は出力端子へと導かれる。垂直方向読み出しブロック選択回路302、水平方向読み出しブロック選択回路303、垂直方向ブロック選択線305、水平方向ブロック選択線306は、実施形態3のものと同一である。

## 【0044】

垂直方向読み出しブロック選択回路302は、垂直方向の光検出素子の数だけある垂直方向光検出素子選択線403のうち選択ブロックの属するものだけをアクティブにする。但し、同一列の光検出素子の出力は同一の線に出力されるので、行ごとに順次アクティブにする。水平方向読み出しブロック選択回路303は、水平方向の基本ブロック数だけある水平方向ブロック選択線306のうち選択ブロックの属するものだけをアクティブにする。光検出素子401は、垂直方向光検出素子選択線403がアクティブになったときにのみ検出信号を出力する。従って、2ラインメモリ402は、垂直方向で選択された基本ブロックの出力を順次入力する。22ラインメモリ402は、水平方向ブロック選択線306により選択されている基本ブロックの信号を出力する。従って、垂直方向読み出しブロック選択回路302で選択された垂直方向光検出素子選択線403及び水平方向ブロック選択線306で選択されている基本ブロックの検出信号だけが出力端子より出力される。

#### 【0045】

垂直方向読み出しブロック選択回路302及び水平方向読み出しブロック選択回路303を連動させることにより、任意の基本ブロックの検出信号を出力端子から出力することができる。

#### 【0046】

#### 【発明の効果】

以上説明したように本発明によれば、撮像素子から基本ブロック単位で光検出信号を読み出して、補間処理に必要な基本ブロックをブロックメモリに記憶し、ブロックメモリに記憶された光検出信号をもとに各色の補間画素を得ているので、任意の画像領域の各色の補間後の信号をランダムに得ることができる。

#### 【0047】

また、全ての信号処理がアナログ処理で行えるので、A/D変換器、D/A変換器が不要である。従って、回路規模を削減することができる。

#### 【0048】

更に、撮像素子、ブロックメモリ、補間回路、信号処理回路を例えば同一のプロセスで同一のチップ上に形成できるので、撮像装置の1チップ化が可能である

【図面の簡単な説明】

【図 1】

本発明による単板カラー撮像装置の構成を示すブロック図である。

【図 2】

本発明の実施形態 1 による補間処理を説明するための第 1 の図である。

【図 3】

本発明の実施形態 1 による補間処理を説明するための第 2 の図である。

【図 4】

補色フィルタアレイの一例の基本パターンの図である。

【図 5】

本発明の実施形態 2 による補間処理を説明するための第 1 の図である。

【図 6】

本発明の実施形態 2 による補間処理を説明するための第 2 の図である。

【図 7】

本発明の実施形態 2 による補間処理を説明するための第 3 の図である。

【図 8】

本発明の実施形態 3 による撮像素子の構成を示すブロック図である。

【図 9】

本発明の実施形態 4 による撮像素子の構成を示すブロック図である。

【図 10】

ベイヤー配列の色フィルタアレイの基本パターンの図である。

【図 11】

ベイヤー配列に対応した RGB 信号の補間処理の 1 例を説明するための図である。

【図 12】

従来例による単板カラー撮像装置の構成を示すブロック図である。

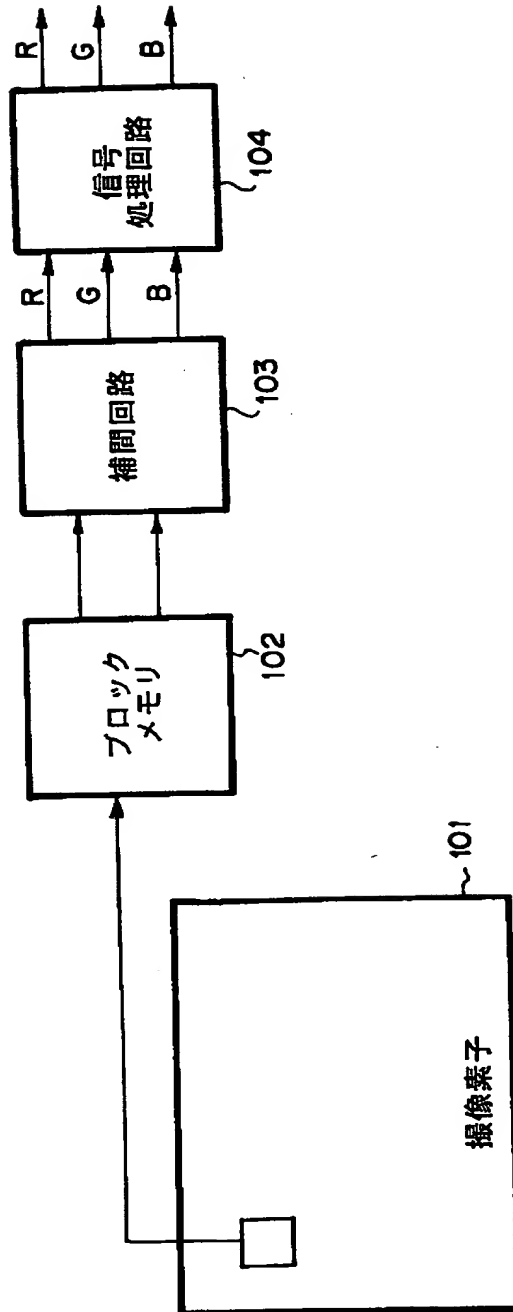
【符号の説明】

101 撮像素子

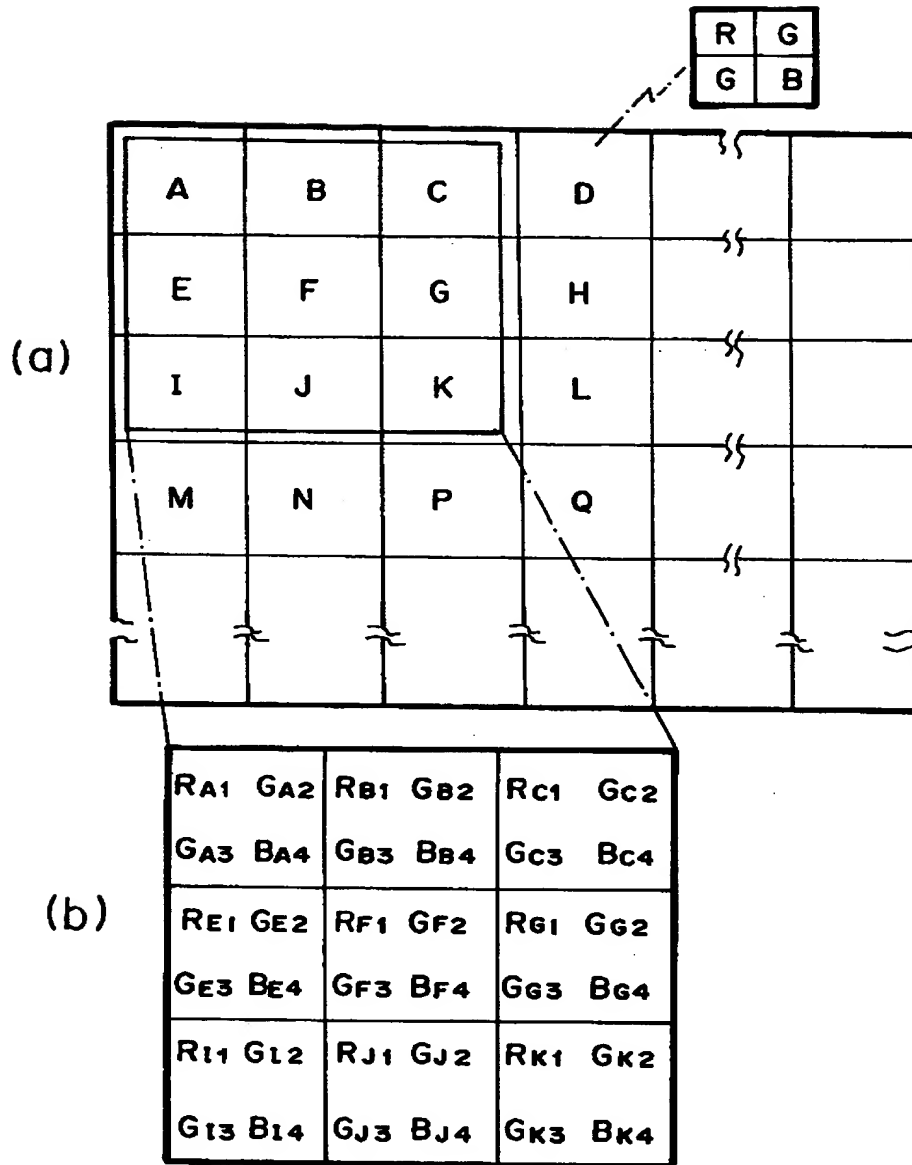
- 102 ブロックメモリ
- 103 補間回路
- 104 信号処理回路
- 301、401 光検出素子
- 302 垂直方向読み出しブロック選択回路
- 303 水平方向読み出しブロック選択回路
- 304 トランスファースイッチ
- 305 垂直方向読み出しブロック選択線
- 306 水平方向読み出しブロック選択線
- 307 出力線
- 402 2ラインメモリ
- 403 垂直方向光検出素子選択線

【書類名】 図面

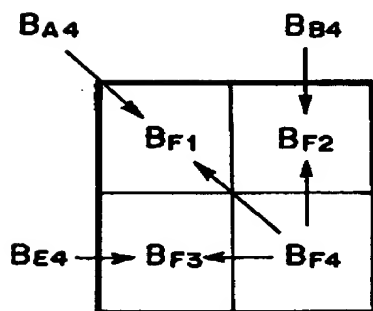
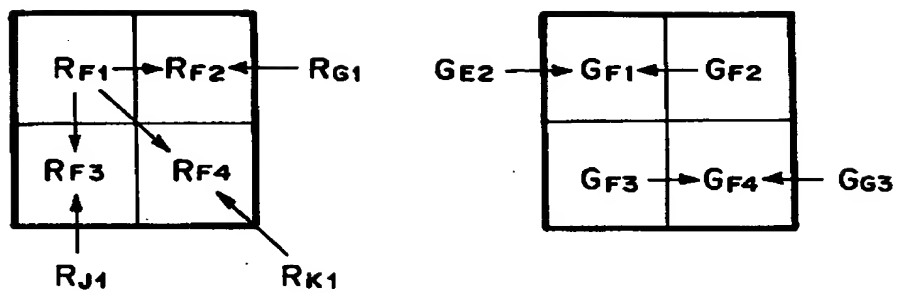
【図1】



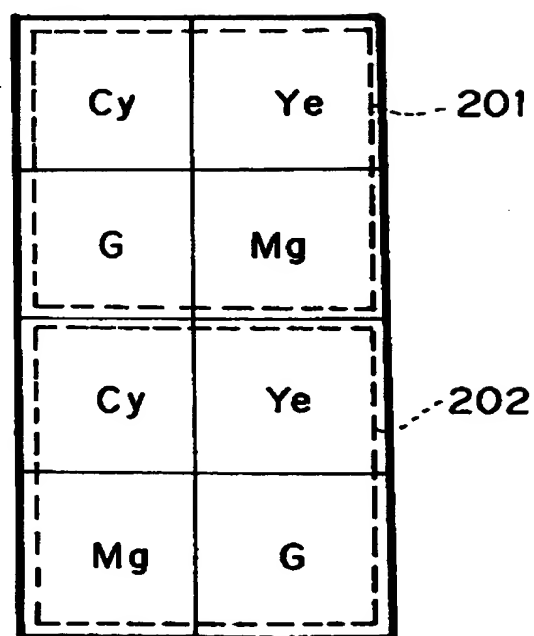
【図2】



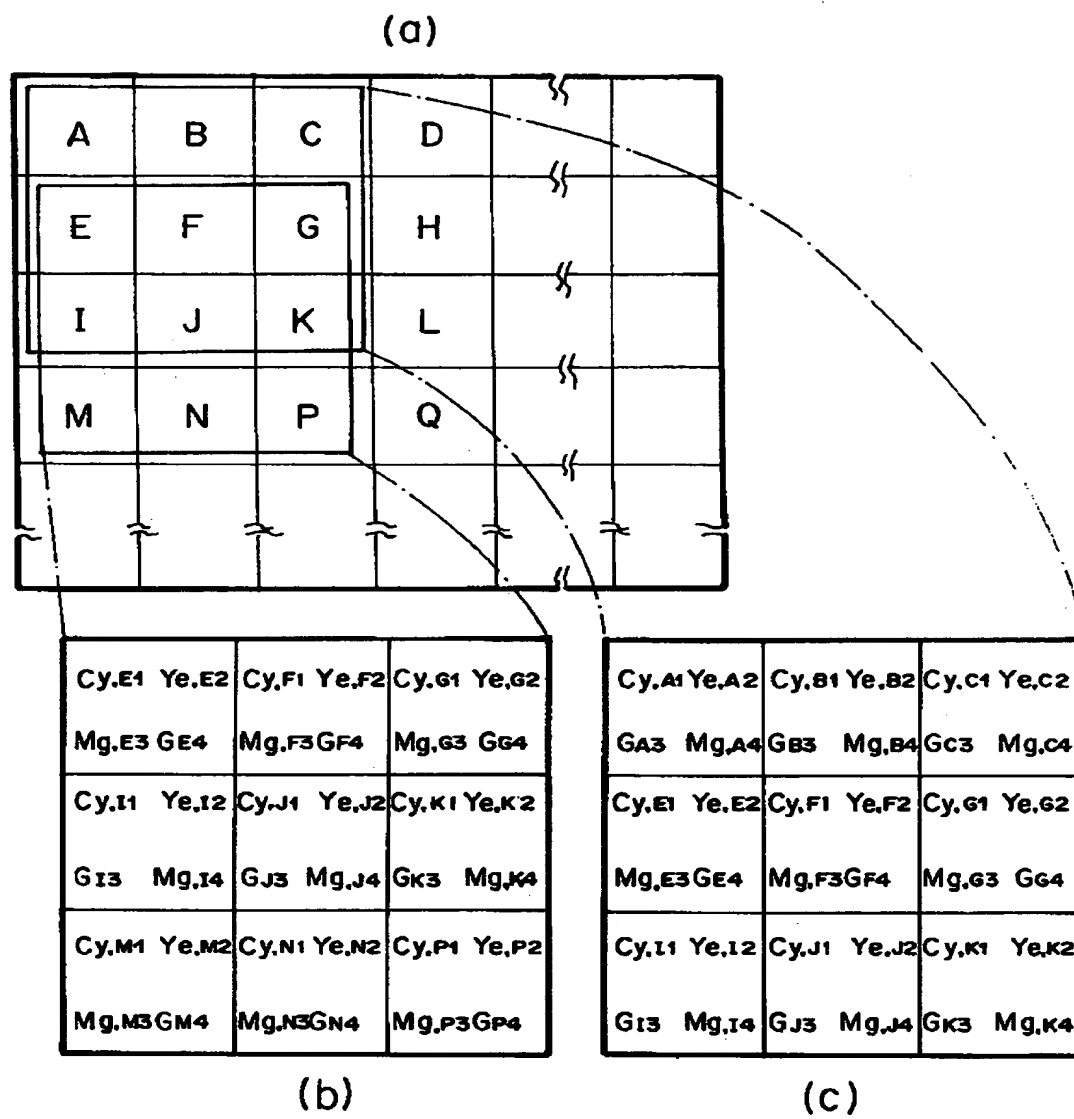
【図3】



【図4】

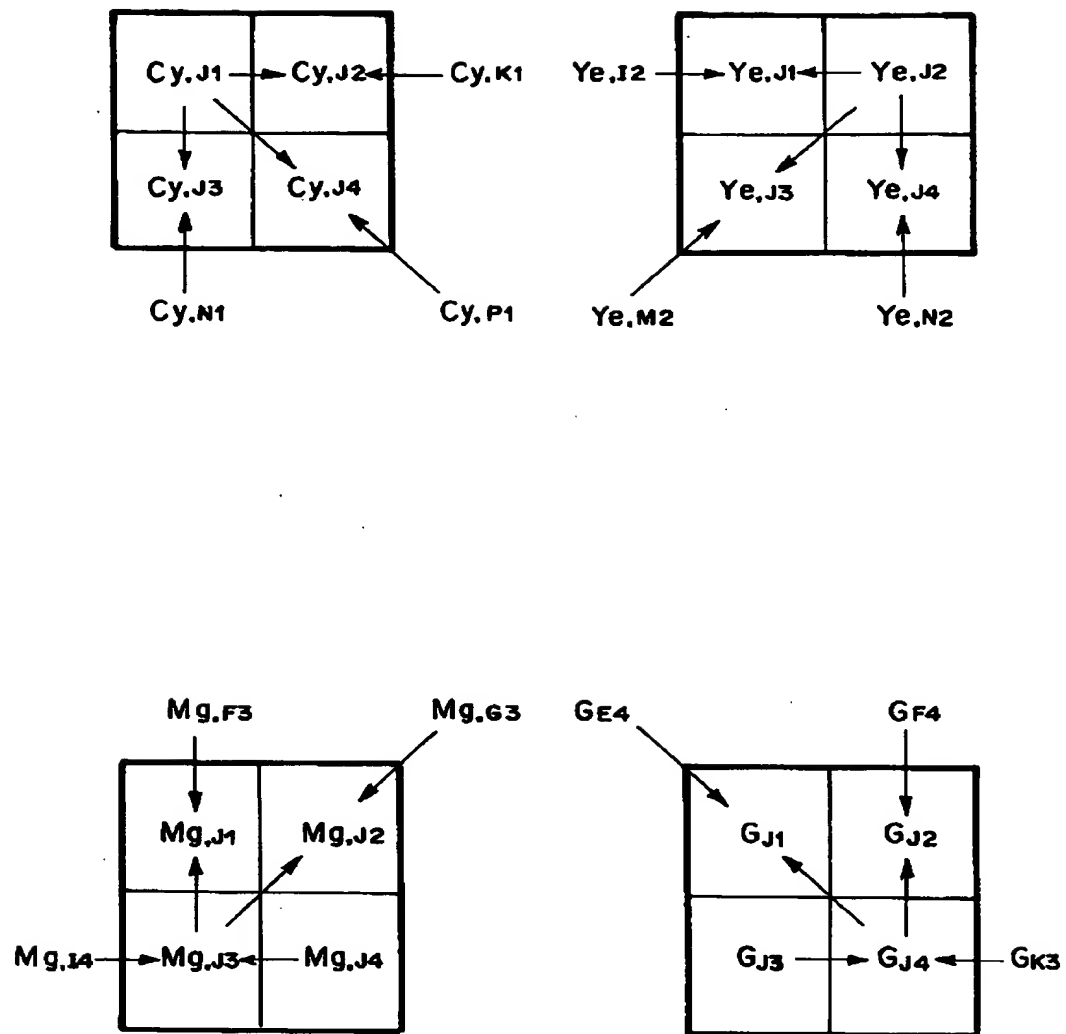


【図5】

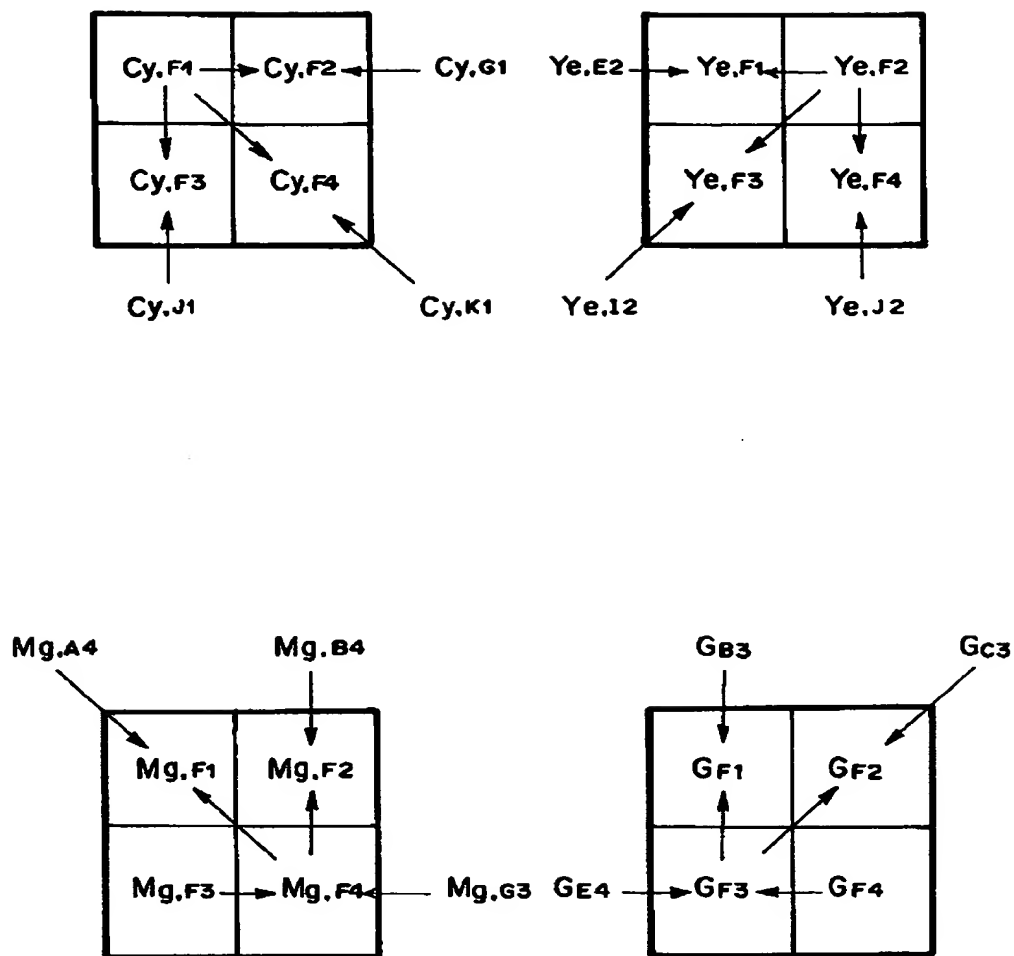




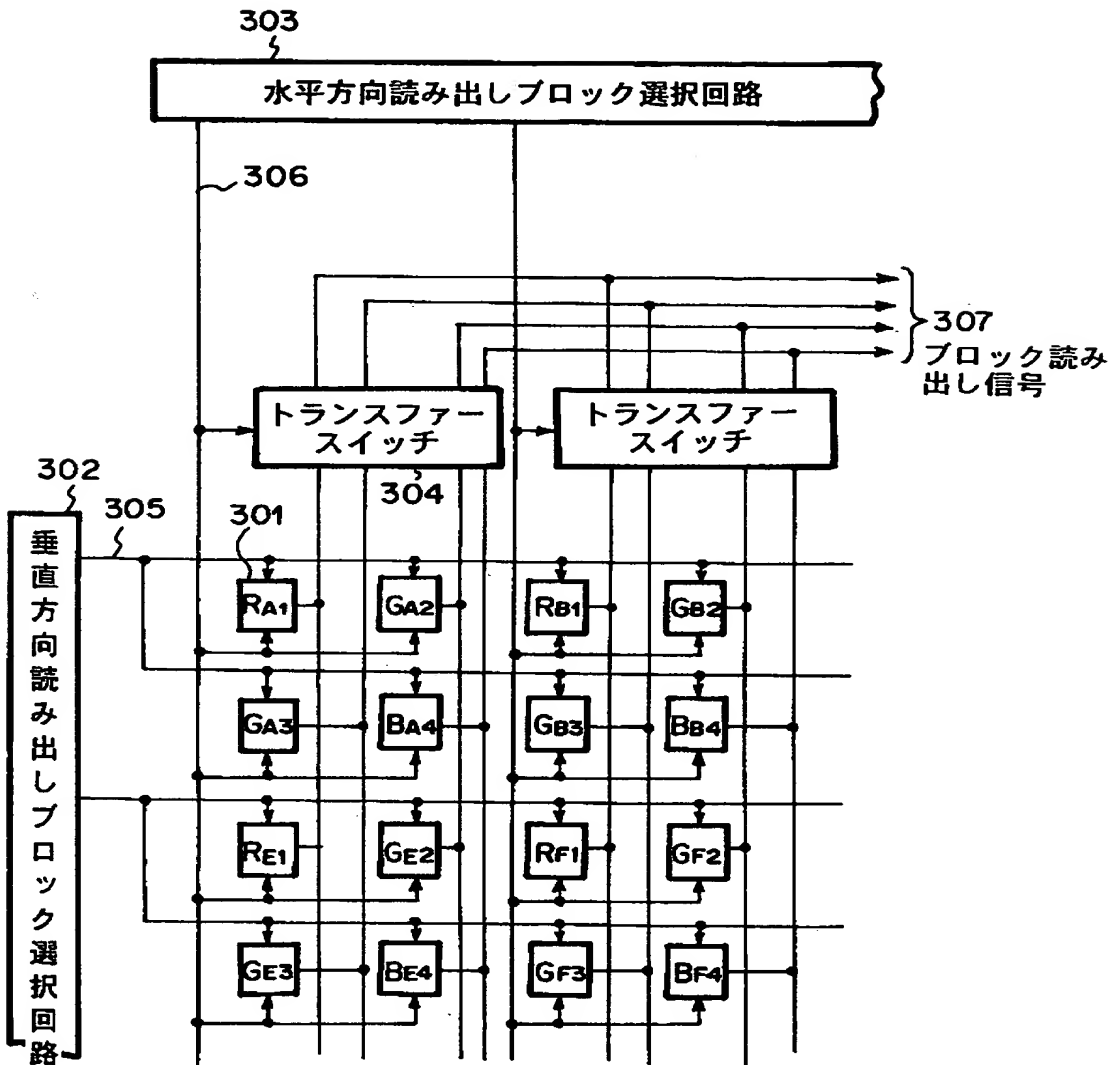
【图6】



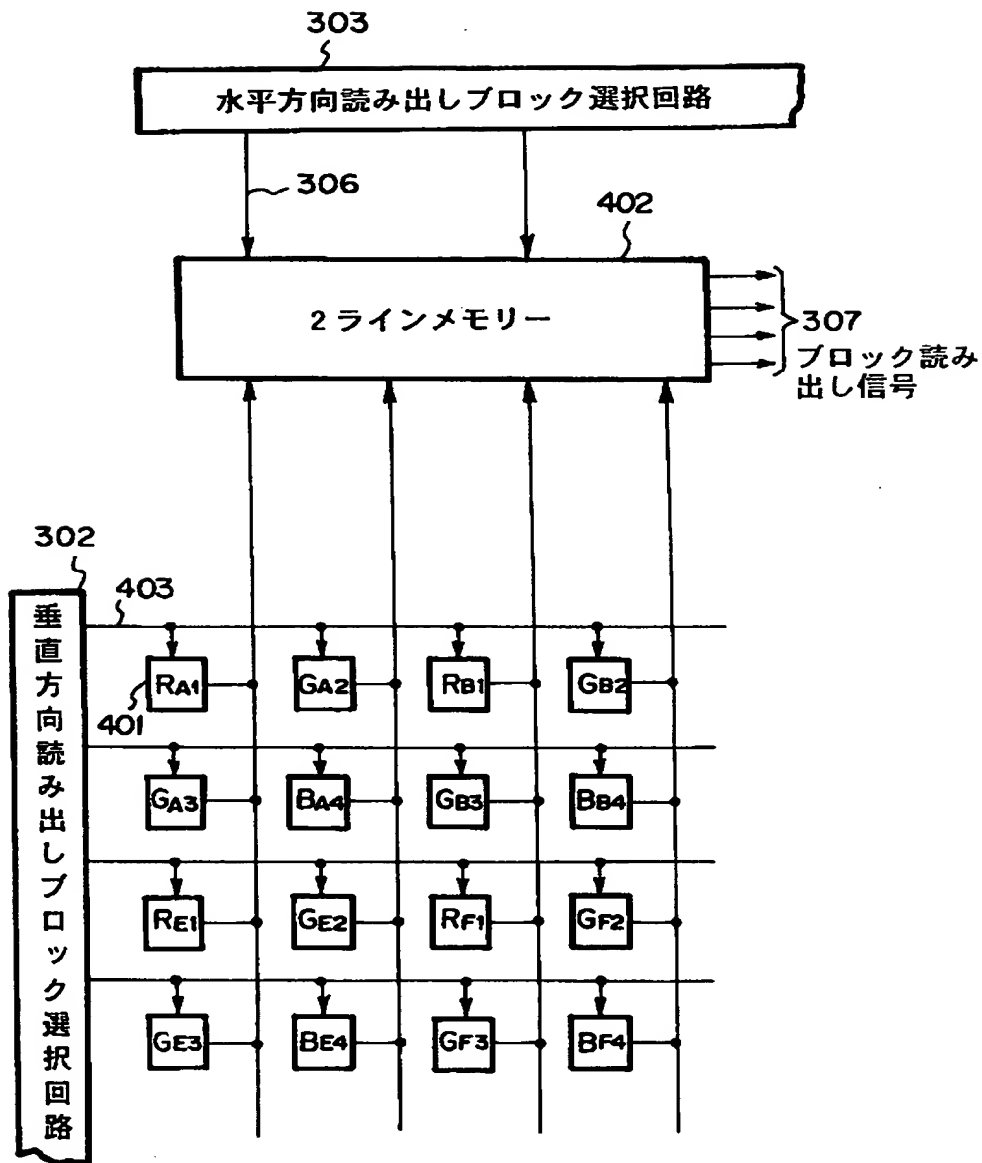
【図7】



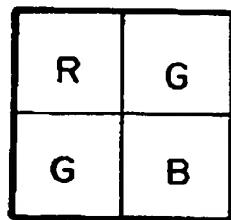
【図8】



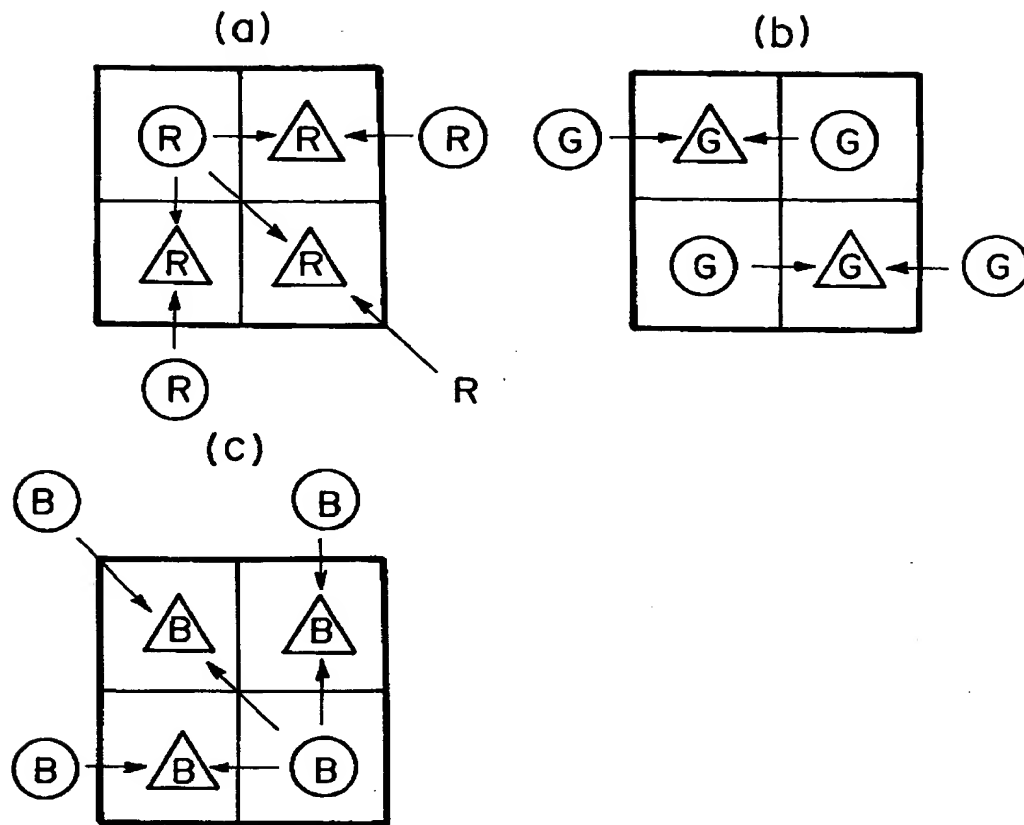
【図9】



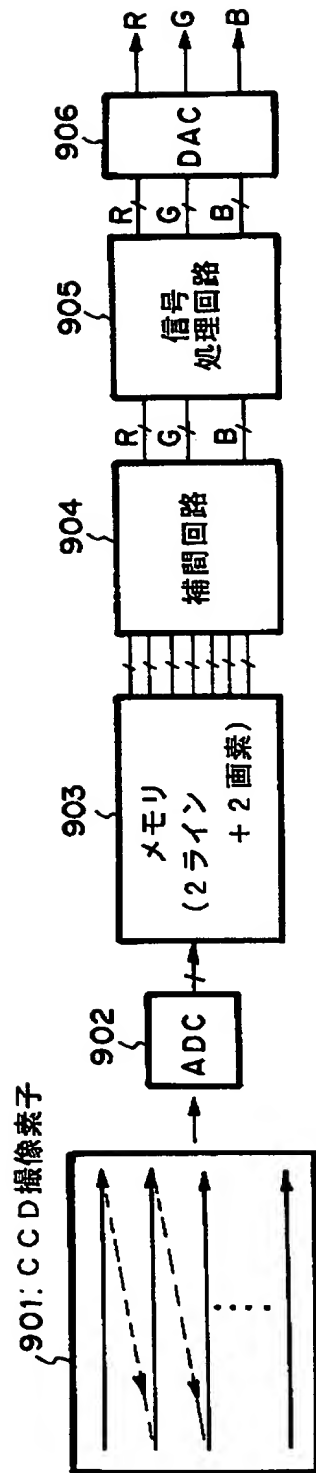
【図10】



【図 1 1】



【図12】



【書類名】 要約書

【要約】

【課題】 A/D変換器、複数ライン分のメモリ、D/A変換器無しで、補間画素の得ることができる単板カラー撮像装置を提供する。また、任意の基本ブロックのカラー画像信号を出力することができる単板カラー撮像装置を提供する。

【解決手段】 色フィルタアレイと複数の光検出素子とを備える撮像素子を備え、色フィルタアレイを介して複数の光検出素子に入射した入射光よりカラー画像信号を生成する単板カラー撮像装置において、複数の光検出素子の少なくとも1つより任意の基本ブロックを垂直方向で選択する垂直方向選択手段と、任意の基本ブロックを水平方向で選択する水平方向選択手段と、垂直方向選択手段と水平方向選択手段とにより選択された任意の基本ブロック内の光検出素子の出力を撮像素子より出力する組み合わせ手段と、を備える。

【選択図】 図8

【書類名】 職権訂正データ  
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】  
【識別番号】 000001007  
【住所又は居所】 東京都大田区下丸子3丁目30番2号  
【氏名又は名称】 キヤノン株式会社  
【代理人】 申請人  
【識別番号】 100065385  
【住所又は居所】 東京都港区浜松町1丁目18番14号 SVAX浜  
松町ビル  
【氏名又は名称】 山下 穰平



出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号

氏 名 キヤノン株式会社